



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **07327036 A**(43) Date of publication of application: **12.12.95**

(51) Int. Cl.

H04L 12/28**H04M 3/00****H04Q 3/00****H04Q 11/04**(21) Application number: **06121386**(22) Date of filing: **02.06.94**(71) Applicant: **FUJITSU LTD**

(72) Inventor:
KAKUMA SATORU
URYU SHIRO
SAMEJIMA NORIKO
MURAYAMA MASAMI
FUKUDA NAOKI

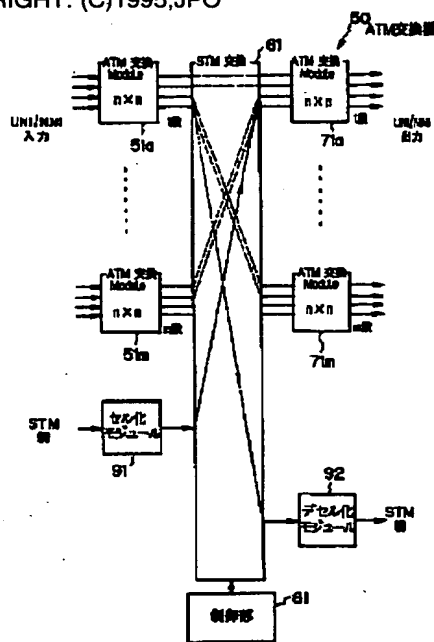
(54) SELF-ROUTING EXCHANGE AND EXCHANGE SYSTEM**(57) Abstract:**

PURPOSE: To facilitate large scale processing without the need of wiring change even when an ATM exchange module is extended.

CONSTITUTION: ATM exchanges 50 are configured in multi-stage and the exchange module of an intermediate stage is configured by an STM exchange module 61. A control section 81 sets the relation of connection between incoming lines and outgoing lines in each spatial switch in the STM exchange module 61 depending on numbers of ATM exchange modules 51a-51m, 71a-71m in the incoming and outgoing directions in terms of software. Thus, incoming lines in total mn-lines from the ATM exchange modules 51a-51m are connected to mn-lines of outgoing lines set by the control section and connected to incoming lines of prescribed ATM exchange modules 71a-71m. When the number of ATM exchange modules are increased, the control section revises the connection relation between the incoming lines and outgoing lines in each spatial switch built in the STM exchange module 61 depending on the number

of ATM exchange modules in terms of software.

COPYRIGHT: (C)1995,JPO



BEST AVAILABLE COPY

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 7 - 3 2 7 0 3 6

(43) 公開日 平成 7 年 (1995) 12 月 12 日

(51) Int. Cl. °	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L 12/28				
H 0 4 M 3/00	B			
H 0 4 Q 3/00				
		9466 - 5 K	H 0 4 L 11/20	H
		9076 - 5 K	H 0 4 Q 11/04	R
審査請求	未請求	請求項の数 7	O L	(全 1 4 頁) 最終頁に続く

(21) 出願番号 特願平 6 - 121386

(22) 出願日 平成 6 年 (1994) 6 月 2 日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中 1015 番地

(72) 発明者 加久間 哲

神奈川県川崎市中原区上小田中 1015 番地

富士通株式会社内

(72) 発明者 瓜生 士郎

神奈川県川崎市中原区上小田中 1015 番地

富士通株式会社内

(72) 発明者 鮫島 範子

神奈川県川崎市中原区上小田中 1015 番地

富士通株式会社内

(74) 代理人 弁理士 斉藤 千幹

最終頁に続く

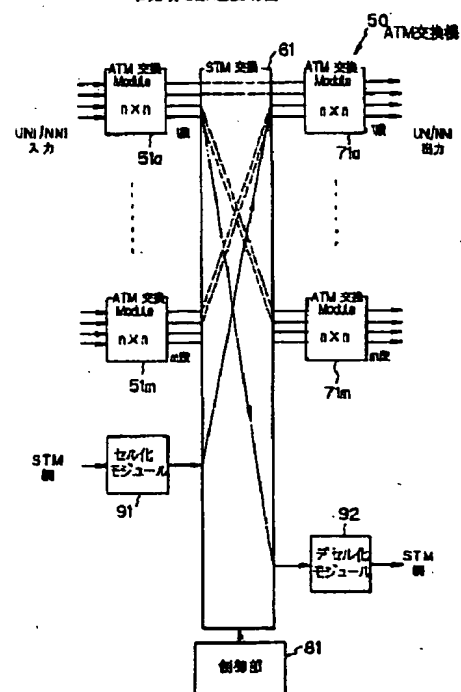
(54) 【発明の名称】 自己ルーチング交換機及び交換システム

(57) 【要約】

【目的】 ATM 交換モジュールを増設する場合でも配線替えを行う必要がなく大規模化を容易に行えるようにする。

【構成】 ATM 交換機 50 を多段接続構成にし、中間段の交換モジュールを STM 交換モジュール 61 で構成する。制御部 81 は、上り方向及び下り方向の ATM 交換モジュール 51 a ~ 51 m, 71 a ~ 71 m の数に応じて、STM 交換モジュール 61 内の各空間スイッチにおける入線と出線の接続関係をソフト的に設定する。これにより、ATM 交換モジュール 51 a ~ 51 m よりの総計 m n 本の入線はそれぞれ制御部で設定された m n 本の出線に接続され、所定の ATM 交換モジュール 71 a ~ 71 n の入線に接続される。ATM 交換モジュールを増設した場合には、ATM 交換モジュールの数に応じて制御部は、STM 交換モジュール 61 内蔵の各空間スイッチにおける入線と出線の接続関係をソフト的に変更する。

本発明の原理図



BEST AVAILABLE COPY

【特許請求の範囲】

【請求項1】 ルーチング用制御データ部と送信情報部とからなる固定長セルを所定の出方路にスイッチングする自己ルーチング交換機において、交換モジュールを多段接続した構成を備えると共に、中間の交換モジュールとして、入線と出線の接続関係が切り替え可能な回線交換モジュールを備え、前記回線交換モジュールの前段及び後段における交換モジュールとして自己ルーチング交換モジュールを備え、更に、前記回線交換モジュールの入線と出線の接続関係を設定する制御部を有することを特徴とする自己ルーチング交換機。

【請求項2】 前段の自己ルーチングモジュールと回線交換モジュールの間に設けられ、セル流を所定フォーマットを有するフレームに変換する第1インタフェース部と、

回線交換モジュールと後段の自己ルーチングモジュール間に設けられ、所定のフォーマットを有するセルフレームをセル流に変換する第2インタフェース部を有することを特徴とする請求項1記載の自己ルーチング交換機。

【請求項3】 回線交換モジュールを空間スイッチで構成することを特徴とする請求項1又は請求項2記載の自己ルーチング交換機。

【請求項4】 前段及び後段に設けられる $n \times n$ の自己ルーチング交換モジュールの数をそれぞれ m とすると、回線交換機は M ($\geq m$) 個の空間スイッチモジュールを備え、

前段の各自己ルーチング交換モジュールからの n 本の出線を全て(総計 $m \times n$ 本)、各空間スイッチモジュールに接続し、

m 個の空間スイッチモジュールは制御部の指示に従って、各自己ルーチング交換モジュールからのそれぞれ

(n/m)本づつの総計 n 本の入線を所定の出線に接続し、

m 個の空間スイッチモジュールのそれぞれの n 本の出線を後段の自己ルーチング交換モジュールに接続することを特徴とする請求項3記載の自己ルーチング交換機。

【請求項5】 前記前段の自己ルーチング交換モジュールは、

ユーザ網インタフェース(UNI)あるいはネットワークノード網(NNI)と接続されたラインインタフェース部と、

複数のラインインタフェースから出力されるセルを多重化する多重化部と、 n 個の多重化部と接続された $n \times n$ の自己ルーチングスイッチ部と、

自己ルーチングスイッチ部の n 本の出線と接続され、それぞれの出線より入力された多重セル流を分離する分離部を有し、

各分離部により分離されたセル流を前記第1インタフェース部に入力することを特徴とする請求項2記載の自己

ルーチング交換機。

【請求項6】 前記後段の自己ルーチングモジュールは、

前記第2インタフェース部から出力されるセル流を多重化する多重化部と、

n 個の多重化部と接続された $n \times n$ の自己ルーチングスイッチング部と、

自己ルーチングスイッチング部の n 本の出線と接続され、それぞれの出線より入力された多重セル流を分離する分離部と、

各分離部により分離されたセル流をセルフレームに変換して出力するラインインタフェース部を備えたことを特徴とする請求項5記載の自己ルーチング交換機。

【請求項7】 自己ルーチング網と回線網を統合して交換する交換システムにおいて、

交換システムは交換モジュールを多段接続した構成を備えると共に、

中間の交換モジュールとしての回線交換モジュールと、回線交換モジュールの前段及び後段に設けられた自己ルーチング交換モジュールと、

回線交換モジュールの入線と出線の接続関係を切り替え制御する制御部と、

回線網より回線交換モジュールを介して入力された信号をセル化すると共に、所定フォーマットのセルフレームに変換して回線交換モジュールに入力するセル化モジュールと、

所定の自己ルーチング交換モジュールより回線交換モジュールを介して入力されたセルフレームをセル流に変換した後、デセル化して回線網に入力するデセル化モジュールとを備えたことを特徴とする交換システム。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は自己ルーチング交換機に係わり、特にハードウェア量を少なくでき、しかも、大規模化(増設)が容易に行える自己ルーチング交換機に関する。

【0002】

【従来の技術】 音声通信、データ通信だけでなく動画像も含めたマルチメディア通信のニーズが高まりつつあり、そのような広帯域(Broadband)の通信の実現手段として、非同同期転送モード(Asynchronous Transfer Mode: ATM)を基本とするB-ISDN(Broadband-ISDN)の交換技術が実用化されつつある。ATM伝送方式はすべての情報をセルとよばれる固定情報に変換して高速転送する。すなわち、ATM伝送方式では物理回線上に多重に論理リンクを張ることにより回線を複数の呼に割り当てる。そして、各呼に応じた端末からの動画像データや音声データ等を固定長の情報単位(セルという)に分解し、順次回線に送り出して多重化を実現する。

【0003】セルは図11に示すように、53バイトの固定長ブロックで構成され、その内5バイトがヘッダ部HD、48バイトがインフォメーションフィールド（情報部）DTである。ヘッダ部HDには、データがブロックに分解された後でも宛先が判るように呼識別用の仮想チャンネル番号（Virtual Channel Identifier：VCI）が含まれ、そのほか方路を特定する仮想パスの識別子（Virtual Path Identifier：VPI）や、リンク間のフロー制御に用いられるジェネリックフローコントロールGFC（Generic Flow Control）や、ペイロードタイプPT（Payload Type）やヘッダのエラー訂正用符号HEC（Header Error Control）等が含まれている。

【0004】図12はATM伝送方式を説明するためのATM網の概略構成図であり、1a、1bはATM端末装置、3はATM網である。ATM網3は、データセルを伝送する情報網3aと制御信号を伝送する信号網3bを備え、情報網3aにおける各ATM交換機3c-1～3c-nの呼処理プロセッサ（CPU）3d-1～3d-nは信号網3bと接続されている。発信端末1aが着信端末1bを呼び出すための発呼操作を行うと、発信端末内のセル組立部はSET UPメッセージ（発信番号、着信番号、端末の種類別、平均セル速度、最大セル速度等を含むデータ）をセル単位に分割し、各分割データに信号用VCI（端末毎に予め定まっている）を付して信号セルを生成し、該信号セルをATM網3に送り出す。

【0005】ATM交換機（発信側交換機）3c-1の信号装置は信号セルを受信すれば、該信号セルに含まれる情報を組立ててCPU3d-1に通知する。CPUは受信メッセージに基づいて発信者サービス分析処理、課金処理、着信者数訳訳処理等の呼処理を行なうと共に、申告された平均セル速度、最大セル速度等に基づいて方路（VPI）及び呼識別情報（VCI）を決定し、ついで、信号網3bを介してNO.7プロトコルに従って次の中継交換機3c-2に発信番号、着信番号、VPI、VCI、その他のデータを含む接続情報を送出する。中継交換機3c-2は発信側交換機3c-1と同様な処理を行ない、以後同様な処理が行われ、最終的に発信側交換機3c-1から着信端末が接続されたATM交換機（着信側交換機）3c-nまでのパス及び中継ATM交換機3c-2、3c-3、...が決定される。着信側交換機3c-nは発信番号、着信番号、上位ATM交換機3c-3のVCIを含む接続情報を受信すれば、着信端末に所定VCIを割り当てると共に、着信端末1bが通話可能であるか調べる。通話可能であれば、信号網3bは通話可能な旨を発信側交換機3c-1に通知し、発信側交換機は発信端末1aに所定のVCIを割り当てる。

【0006】パス上の各ATM交換機3c-1～3c-nはパス毎に、上位ATM交換機のVCIに対応させて、(1)該VCIを有するセルの出線（出力ポート）を特定するための情報（ルーチング情報又はタグ情報という）と、(2)出力するセ

ルに付加する新たなVCI、VPIを内蔵のルーチングテーブルに登録する。以上により、発信端末1aと着信端末1b間にパスが形成されると、両端末は発呼セル、応答セルを互いに送受しあって通信手順を確認する。しかる後、発信端末1aは送信すべきデータを所定バイト長に分解すると共に、前記割り当てられたVCIを含むヘッダを付けてセルを生成し、該セルをATM網3に送り出す。各ATM交換機3c-1～3c-nは上位交換機から所定の入ハイウェイ（入線）を介してセルが入力されると、自分のルーチングテーブルを参照して入力されたセルのVPI/VCIを付け変えたと共にタグ情報に基づいて所定の出ハイウェイ（出線）に送り出す。この結果、発信端末1aから出力されたセルは呼制御で決定したパスを介して着信側交換機3c-nに到達する。着信側交換機3c-nはルーチングテーブルを参照して入力されたセルに付加されているVCIを着信端末に割り当てたVCIに付け変えた後、着信端末1bが接続されている回線に送出する。

【0007】以後、発信端末1aはセルを順次着信端末1bに送り、着信端末は受信したセルに含まれる情報部DTを組立て、元のデータを復元する。以上は、1つの呼に対する場合であるが、端末-ATM交換機間及び隣接ATM交換機間の各回線の両端で互いに待ち合うVCI値を変えることにより、1つの回線に多数の呼に応じた論理リンクを張ることができ、これにより高速多重通信が実現される。ATM方式によれば、動画像、データ、音声等異なる伝送速度をもつ情報源の情報を多重化することができるため1本の伝送路を有効に使い、しかも、パケット交換でソフト的に行っているような再送制御や複雑な通信手順が不要となり、150Mbps乃至600Mbpsの超高速のデータ伝送が可能となる。又、ATM交換機にはバッファリングの機能があり、このバッファリング機能によりATM交換機や着信端末に多数の呼が発生した場合でも発信端末を待たせることなく呼を受け付けて着信端末に送ることができる。例えば、着信端末1bに対し同時に多数の端末から呼が発生し、これにより着信側交換機3c-nと着信端末1b間の回線に空きがなくなると、着信端末に送れないセルが発生する。かかる場合、着信側交換機3c-nは送れないセルをバッファリングし、回線に空きができた時に送ることにより発信端末を待たせることなく呼を受け付けて着信端末に送ることができる。

【0008】図13はかかるATM交換機のバッファリング機能を説明するための自己ルーチングATM交換機の構成図であり、1つの基本スイッチングユニットSWUと制御情報付加ユニットCIAUと、呼処理用のCPU（呼制御部）CPRを有している。尚、このATM交換機は、ある1つの入線（入力ポート）とある1つの出線（出力ポート）間に複数の経路が存在し、各入線・出線間に3段の自己ルーチングスイッチモジュールが存在

する多段バッファ型ATM通話路構成になっている。基本スイッチングユニットSWUは入力段自己ルーチングスイッチモジュールSRM₁₁～SRM₁₃と、中間段自己ルーチングスイッチモジュールSRM₂₁～SRM₂₃と、出力段自己ルーチングスイッチモジュールSRM₃₁～SRM₃₃を備え、多段リンク(図13では3段リンク)構成になっている。L₁₁～L₃₃は一次リンク、M₁₁～M₃₃は二次リンクである。入力段モジュールSRM₁₁～SRM₁₃の入力端は制御情報付加回路CIAUを介して入線(入ハイウェイ) #1～#9に接続され、出力端は中間段モジュールSRM₂₁～SRM₂₃に接続され、中間段モジュールの各出力端は出力段モジュールSRM₃₁～SRM₃₃と接続され、出力段モジュールの出力端は出線(出ハイウェイ) #1～#9と接続されている。

【0009】制御情報付加ユニットCIAUは、各入力線#1～#9に対応してルーチング情報等を付加する付加回路AC1～AC9を備え、各付加回路AC1～AC9は対応する入線から入力されたセルにルーチングヘッダRH(図14参照)を付加すると共に、該セルに含まれるVCIを付け替えて基本スイッチングユニットSWUに送り出す。呼制御部CPRは発呼時、呼制御を行って該呼のVCIを決定すると共に、着信端末の所在地に応じてルーチングヘッダを決定し、これら制御情報(ルーチングヘッダやVCI)を該呼に応じたセルが入力される付加回路のルーチングテーブル(図示せず)に書き込む。尚、前記決定した制御情報(ルーチングヘッダやVCI)は上位ATM交換機のVCIに対応させてルーチングテーブルに書き込む。ルーチングヘッダRH(図14)は3つのルーチング情報RH₁～RH₃を有しており、ルーチング情報RH₁は一次リンクの番号、すなわち入力段モジュールの出力端番号を示し、ルーチング情報RH₂は二次リンクの番号、すなわち中間段モジュールの出力端番号を示し、ルーチング情報RH₃は出線番号、すなわち出力段の出力端番号を示す。

【0010】呼制御が終わって、セルが上位ATM交換機を介して所定の入線に入力されると、該入線に接続された付加回路AC1～AC9は、ルーチングテーブルより入力セルに付加されているVCIに応じた制御情報(ルーチングヘッダRHとVCI)を読み出す。そして、セルに該ルーチングヘッダを付加すると共に、該セルのVCIを読み出したVCIで付け替えて基本スイッチングユニットSWUに送り出す。図14は各付加回路AC1～AC9から出力される情報のフォーマット例である。各段のモジュールSRM_{ij}はこのルーチングヘッダRH_iを用いてセルを該当リンク、すなわち所定の出力端へ導き、最終的に所定の出線より送出する。尚、出線に送出する前に図示しない後処理回路でルーチングヘッダは除去される。

【0011】図15は自己ルーチングスイッチモジュール(SRM1)の具体例を示す回路図である。I₁～I₃

は制御情報検出回路、D₁～D₃は伝送情報遅延回路、DM₁～DM₃はデマルチプレクサ、DEC₁～DEC₃は制御情報デコード回路であり、以上によりセル振分け部CELDが構成される。FM₁₁～FM₃₃はバッファメモリで例えばFIFO(First-In First-Out)メモリ、SEL₁～SEL₃はセクタ、AOM₁～AOM₃は到着順序管理FIFOである。各到着順序管理FIFO(AOM₁～AOM₃)はそれぞれ制御情報デコード回路DEC₁～DEC₃の出力端に接続され、対応する3つのバッファメモリFM₁₁～FM₁₃、FM₂₁～FM₂₃、FM₃₁～FM₃₃にセルが到来する順序を記憶し、対応するセクタSEL₁～SEL₃を制御してセル到来順に3つのバッファメモリからセルを読み出して出線#1～#3に送出する。

【0012】入力端#1～#3に入る伝送情報は図14に示すフォーマットを有しており、検出回路I_i(i=1～3)はこの信号に含まれる制御情報を抽出してデコード回路DEC_i(i=1～3)に送る。制御情報は入力段用ルーチングヘッダRH₁、中間段用ルーチングヘッダRH₂、出力段用ルーチングヘッダRH₃を有しているから、検出回路I_iは当該自己ルーチングスイッチモジュールSRMが第何段目であるかにより、該当するルーチング情報RH₁～RH₃を検出してデコード回路DEC_iに入力する。

【0013】デコード回路DEC_iは入力されたルーチングヘッダRH_iが出力端#j(j=1～3)を示すものであれば、切換信号S_iによりデマルチプレクサDM_iを操作してFIFOメモリFM_{ji}に伝送情報を送る。例えば、入力端#1より入力した情報に含まれるルーチングヘッダRHが出力端#2を示すものであれば、デコード回路DEC₁はデマルチプレクサDM₁を操作して入力端#1からの情報をFM₂₁に入力する。到着順序管理FIFO(AOM_i)は制御情報デコード回路DEC₁～DEC₃の出力端に接続され、対応する3つのバッファメモリFM₁₁～FM₁₃にセルが到来する順序を記憶する。例えば、セルがバッファメモリFM₁₁→FM₁₂→FM₁₃→FM₁₂→・・・の順序で到来すれば、到着順序管理FIFO(AOM₁)には1→2→3→2→・・・のようにセル到来順にバッファメモリ識別符号が記憶される。しかる後、到着順序管理FIFO(AOM_i)は対応するセクタSEL_iを制御してセル到来順に3つのバッファメモリFM₁₁～FM₁₃からセルを読み出して出線#iに送出する。

【0014】このように、FIFOメモリFM_{ij}に複数セル分の容量を持たせておくことにより、バッファ機能が得られ、一時的に伝送データが増大するような場合にも十分に対応できる。また、セル到来順にバッファメモリFM₁₁～FM₁₃からセルを読み出すため各バッファメモリFM₁₁～FM₁₃に均等数のセルが滞留し、バッファメモリよりオーバーフローしてセルが廃棄される事態がな

くなる。図16は自己ルーチングスイッチモジュールの簡略表現図であり、 m 本の入力リンクと m 本の出力リンクの交差点上にバッファメモリ $FM_{11} \sim FM_{mm}$ が配置されており、図15の自己ルーチングスイッチモジュールは点線で囲まれた部分に対応する。

【0015】

【発明が解決しようとする課題】以上のように、ATM交換機(ATMスイッチングシステム)は、セルヘッダ内のVCI/VPI単位でスイッチングを行うシステムである。かかるATM交換機($N \times N$ スイッチ)を大規模化するためには、入線数、出線数 N を大きくする方法(第1の方法)が考えられる。しかし、この方法では、 N を大きくすると、必要なハードウェア(モジュール)量は N^2 に比例して大きくなり N が大きくなるほどハードウェア量が増大する問題がある。又、大規模化の方法として $n \times n$ のモジュールを多段接続する方法(第2の方法)が考えられる。図17は3段の $n \times n$ のATMスイッチ $SW_{i1} \sim SW_{i3}$ ($i=1 \sim m$)を m 列並列に設け、全体的に $m n \times m n$ のATMスイッチを構成した場合である。各段のATMスイッチの出線は n/m 本づつ m 組に分けられ、それぞれ次段の m 個のATMスイッチに入力される構成を備えている。かかる多段構成によれば、 $m \cdot (3 n^2)$ に応じたハードウェア量が必要になる。例えば、 $m=8$ として $8 n \times 8 n$ のATMスイッチを構成するとハードウェア量は、 $24 n^2$ となる。一方、第1の方法では、 $64 n^2$ に応じたハードウェア量が必要になる。すなわち、第2の方法によれば、第1の方法に比べてハードウェア量が少なくなる利点がある。

【0016】しかし、第2の方法では、各段のATMスイッチの出線を n/m 本づつ m 組に分け、それぞれ次段の m 個のATMスイッチに入力するように配線しなければならない。このため、ATMスイッチを大規模化するために m を変更すると配線も変えなくてはならず、増設が非常に面倒となる問題がある。又、従来はSTM網(Synchronous Transfer Mode:同期伝送モード)からATM網に乗り入れて、あるいは逆にATM網よりSTM網に乗り入れてそれぞれの端末間で簡単に通信することができない問題がある。

【0017】以上から本発明の第1の目的は、大規模であっても小型のATM交換機を提供することである。本発明の第2の目的は、増設する場合に配線の張替が不要であり、増設性に優れたATM交換機を提供することである。本発明の第3の目的は、ATM網とSTM網を統合して交換処理できる交換システムを提供することである。

【0018】

【課題を解決するための手段】図1は本発明の原理説明図であり、前記第1、第2の目的は交換モジュールを多段接続した構成を備えると共に、多段接続構成において中間の交換モジュールとして入線と出線の接続関係が反

固定に切り替え可能なSTM交換モジュール(回線交換モジュール)61を備え、該STM交換モジュールの前段及び後段における交換モジュールとしてATM交換モジュール(自己ルーチング交換モジュール)51a~51m; 71a~71mを備え、しかも、STM交換モジュールの入線と出線の接続関係をソフト的に固定に設定する制御部81を備えたATM交換機により達成される。又、上記第3の目的は、STM網から入力されたSTM情報をセル化すると共に、所定フォーマットのセルフレームに変換し、中間のSTM交換モジュール61及び出力側のATM交換モジュール71a~71mを介してATM網に送り出すセル化モジュール91と、所定のATM交換モジュール51a~51m及び中間のSTM交換モジュール61を介して入力されたセルフレームをセル流にデフォーミングした後、デセル化してSTM網に送り出すデセル化モジュール92を前記ATM交換機に設けることにより達成される。

【0019】

【作用】第1の発明において、制御部81は前段及び後段のATM交換モジュールの数 m に応じて、STM交換モジュール61が内蔵する各空間スイッチにおける入線と出線の接続関係をソフト的に設定する。各ATM交換モジュール51a~51mより入力された総計 $m n$ 本の入線はそれぞれ制御部81により設定された $m n$ 本の出線に接続され、所定のATM交換モジュール71a~71nの入線となる。前段及び後段のATM交換モジュールが増設された場合には、これらATM交換モジュールの数 m' に応じて制御部81は、STM交換モジュール61内蔵の各空間スイッチにおける入線と出線の接続関係をソフト的に変更する。以上のように、ATM交換モジュールの数に応じて制御部で入線と出線の接続関係をソフト的に反固定に設定するだけで良いため、ATM交換モジュールを増設しても配線替えを行う必要はなく、容易に増設することができる。又、交換モジュールを多段接続してATM交換機を構成し、中間の交換モジュールをSTM交換モジュールで構成しているため、入線、出線数を多くして大規模にしても必要なモジュール数を少なくで小型構成とすることができる。

【0020】更に、第2の発明において、セル化モジュール91はSTM網から入力された信号をセル化すると共に、所定フォーマットのセルフレームに変換して中間のSTM交換モジュール61を介して出力側のATM交換モジュール71a~71mに入力してATM網に送り出す。又、デセル化モジュール92は所定のATM交換モジュール51a~51mよりSTM交換モジュール61を介して入力されたセルフレームをセル流にデフォーミングした後、デセル化してSTM網に送り出す。このようにすれば、STM網からATM網に乗り入れて、あるいは逆にATM網よりSTM網に乗り入れてそれぞれの端末間で簡単に通信することができる。

【0021】

【実施例】

(a) 本発明の第1の実施例

(a-1) 全体の構成

ATM交換機は種々の形態サービスを統合して処理できるものである。パースト性の高い情報は多重化してパースト性をランダムに近くして処理する方が、交換機の資源（伝送帯域）の利用効率が上がる。このため、交換機のスイッチング部はより高速で動作させるのが望ましい。又、スイッチング方式は種々の方式が考えられているが、セルのパッファリングは高速動作上必ず必要となる。このパッファの深さが、パースト情報に対するセルロスレート(Cell Loss Rate)を決めるパラメータとなる。パッファが深いほど、パースト情報に対して交換機の資源の利用効率が上がる。しかし、システムは当然大きくなってしまう。この傾向は、スイッチング部のスケールが大きくなる程、顕著である。ところで、STM(Synchronous Transfer Mode)のスイッチは、スイッチングを行っている情報の形態を意識しないため、スイッチング部の大きさはスイッチングを行う情報に依存しない。そこで、多段接続構成のATM交換機において、中間段の交換モジュールを高速のSTM交換モジュールとする。このようにすると、ATM交換機の全体のサイズを小さくでき、しかも、パースト性をランダムに処理してATM交換機の資源の利用効率を高めることができる。

【0022】図2は上記の点を考慮した本発明に係るATM交換機の全体の構成図である。図中、50は交換モジュールを多段接続(図では3段接続)した構成を備えたATM交換機である。51a~51mはUNI/NNI(USER NETWORK INTERFACE/ NETWORK NODE INTERFACE)より入力されたセルをスイッチングする第1段目(上り方向)のm個のATM交換モジュール(自己ルーチングモジュール)であり、それぞれn入力、n出力の構成を有している。ATM交換モジュールにおいて、nは622Mbps換算で16程度とする。61は第2段目(中間)のSTM交換モジュール(回線交換モジュール)であり、多数の空間スイッチを内蔵し、入線と出線の接続関係がソフト的に任意に設定可能となっている。この接続関係は1度設定するとATM交換モジュール数を変更しない限り半固定される。STM交換モジュール61は、ATM交換モジュールを16個結合できる構成でありSONETSTS-12を基本にスイッチングを行うスイッチである。SONET(Synchronous Optical Network)は高速データを、パッファリングを最小にして伝送できる構成となっており、STM交換モジュール61においてはその特徴を生かしてポインタアクション(Pointer Action)で情報を制御する。このため、大規模で小型のスイッチが実現可能である。71a~71mはn入力、n出力の構成を有する第3段目(下り方向)のm個のATM交換モジュール

ールであり、入力セルをスイッチングして所定のUNI/NNIに送出する。81はSTM交換モジュール61内の空間スイッチをソフト的に制御して入線と出線の接続関係を設定する制御部である。

【0023】(a-2) ATM交換モジュール

図3は上り、下り方向のATM交換モジュールの構成図である。52-1~52-4はラインインタフェース(LI)であり、①上り方向に関しては、UNI/NNIに応じたフレーム信号よりATMセルを分離して出力し、②下り方向に関してはATMセルをUNI/NNIに応じたフレーム信号に変換して送り出す。UNI/NNIとしてSONET STS-12C(622Mbps)、SONET STS-3C(156Mbps)、SONET STS-1(5.1Mbps)、DS3(45Mbps)、DS1(1.5Mbps)等が規定されており、ラインインタフェースLIには例えばSONET STS-3C(156Mbps)のUNI/NNIが接続されているものとする。53は一次多重分離部(MPX/DMPX)であり、上り方向に関しては4つのラインインタフェースLIから入力されたSTS-3C(156Mbps)のATMセルを多重化してSTS-12C(622Mbps)のATMセル流にして出力し、下り方向にはSTS-12C(622Mbps)のATMセル流を4分岐してSTS-3C(156Mbps)にしてラインインタフェースLIに入力する。54は二次多重部(MPX)であり、4つの一次分離多重部から入力されたSTS-12C(622Mbps)のATMセルを多重化してSTS-48C(2.4Gbps)のATMセル流にして出力する。

【0024】55は4入力、4出力の上り方向のATMスイッチ部であり、STS-48C(2.4Gbps)のATMセル流の各ATMセルに付加されているルーチング情報に基づいてATMセルを所定の出線にスイッチングするもの、56は2次分離部(DMPX)であり、STS-48C(2.4Gbps)のATMセル流を4分岐してSTS-12C(622Mbps)のATMセル流にするもの、57は折り返し部(LLP)であり、ATMセル流を後段のSTM交換モジュール側に送出するか、STM交換モジュールを介さず下り方向のATM交換モジュールに折り返すかを設定するものである。折り返し部57は、STM交換モジュール61が存在しない小規模のATM交換機の場合には、セル流を折り返して下り方向のATM交換モジュールに入力し、STM交換モジュール61が存在する大規模のATM交換機の場合には、セル流を後段のSTM交換モジュール側に送出する。

【0025】72は二次多重化部であり、STM交換モジュール61より折り返し部を介して入力された4つのSTS-12C(622Mbps)のATMセル流を多重化し、STS-48C(2.4Gbps)のATMセル流にして出力するもの、73は4入力、4出力の下り方向のATMスイッチ部であり、STS-48C(2.4Gbps)のATMセル流の各ATMセルに付加されているルーチング情報に基づいてATMセルを所定の出線にスイッチングするもの、74は2次分離部(DMPX)であり、STS-48C(2.4Gbps)のATMセル流を4

分岐してSTS-12C(622Mbps)のATMセル流にするものである。尚、ATM交換機の1段目(上り方向)の各ATM交換モジュール51a~51mは、①ラインインタフェース(LI)52-1~52-4の上り方向回路部分と、②一次多重分離部53の多重部と、③二次多重部54と、④上り方向のスイッチング部55と、⑤二次分離部56と、⑥折り返し部57の上り方向部分とにより構成されている。又、ATM交換機の3段目(下り方向)の各ATM交換モジュール71a~71mは、①折り返し部57の下り方向部分と、②二次多重部72と、③下り方向のスイッチング部73と、④二次分離部74と、⑤一次多重分離部53の分離部と、⑥ラインインタフェース52-1~52-4の下り方向回路部分とにより構成されている。

【0026】(a-3)ラインインタフェース部(LI)
図4はラインインタフェースLIの構成図であり、上り方向と下り方向の2つの構成を備えている。上り方向において、52aはSONET(Synchronous Optical Network)終端部、52bはATM終端部、52cはUPC(Usage Parameter Control)部であり、下り方向において、52dは課金制御部、52eはATM終端部(ATMフォーミング部)、52fはSONET終端部(SONETフォーミング部)である。SONET終端部52aは、UNI/NNIに応じたフレーム信号、例えばSONET STS-3C(156Mbps)のフォーマットを有するフレーム信号よりオーバーヘッド(セクションオーバーヘッド、パスオーバーヘッド)を削除するものである。図5はSONET STS-3C(156Mbps)のフレームフォーマットの説明図であり、1フレーム9×270バイトで構成されている。最初の9×9バイトはセクションオーバーヘッド(Section Overhead)SOH、残りはパスオーバーヘッド(Path Overhead)POH及びペイロード(payload)PLである。セクションオーバーヘッドSOHは、①フレームの先頭を表わす情報(フレーム同期信号)、②伝送路固有の情報(伝送時のエラーをチェックする情報、ネットワークを保守するための情報等)、③パスオーバーヘッドPOHの位置を示すポイント等を伝送する部分、パスオーバーヘッドPOHは網内でのエンド・ツー・エンドの監視情報を伝送する部分、ペイロードPLは150Mbpsの情報をATMセルとして送る部分である。

【0027】図6はSONET STS-3C(156Mbps)のフレームを多重化して生成されたSONET STS-12C(622Mbps)のフレームフォーマット説明図であり、9×9×4バイトのセクションオーバーヘッドSOHと、9×4バイト(実際には9バイトのみを使い、残りは未使用)のパスオーバーヘッドPOHと、9×260×4バイトのペイロードPL(VC-4コンテナ)で構成されている。ATM終端部52bはATMセルのヘッダに含まれるHEC(Header Error Control)を用いてセルの先頭を識別すると共に、VPIの付け替えを行い、また、HECを削除し替わってルーチング情報を付加する。UPC部52cは、

伝送容量の申告値と実際のセル流入量が合っているか監視し申告値以上のセルが流入した時、規定違反のセルを廃棄する。課金制御部52dは通過するATMセル数を計数して課金データを作成する。ATM終端部(ATMフォーミング部)52eは入力されたATMセルよりルーチング情報を削除し、替わってHECを演算して挿入する。SONET終端部(SONETフォーミング部)52fは入力されたSTS-12のセル流を図5に示すSONET STS-3Cフォーマットのフレームに変換してUNI/NNIに送出する。

【0028】(a-4)STM交換モジュール

STM交換モジュール61は、ATMのUNI、NNIが最高速度STM-12を規定しているため、STM-12を基本にしている。図7はSTM交換モジュールの構成図であり、61はSTM交換モジュール、62a~62mは第1インタフェース部、63は空間スイッチ部、64a~64mは第2インタフェース部、81は制御部である。空間スイッチ部63において、INI~INmは入力端子、OUT1~OUTmは出力端子である。制御部81は、呼処理制御を行うと共に、空間スイッチ部63の入線・出線の接続関係をソフト的に制御する呼処理プロセッサ81aと、呼処理プロセッサからの指示に従って空間スイッチ部63の入線・出線の接続を切り替えるスイッチコントロール部81bを有している。第1インタフェース部62a~62mはそれぞれ上り方向のATM交換モジュール51a~51m(図2参照)に対応して設けられている。第1のインタフェース部62a~62mは、ATM交換モジュール51a~51mから入力されたSTS-12Cのセル流にオーバーヘッドを付加してSONET STS-12Cのフォーマットを有するフレームを生成し、該フレームを空間スイッチ部63に出力する。第2インタフェース部64a~64mはそれぞれ下り方向のATM交換モジュール71a~71m(図2参照)に対応して設けられ、空間スイッチ部63から出力されたSONET STS-12Cのフレームよりオーバーヘッドを削除してSTS-12Cのセル流に変換する。

【0029】空間スイッチ部63は、上り方向あるいは下り方向のATM交換モジュール数mに対応した数の空間スイッチモジュール63a~63mを備えている。例えば、上り方向及び下り方向に設けられるn×nのATM交換モジュールの数をそれぞれmとすると、空間スイッチ部63はm個の空間スイッチモジュール63a~63mを備えている。そして、各ATM交換モジュール51a~51mからのn本の出線は全て(総計mn本)、各空間スイッチモジュール63a~63mに接続されている。尚、実際には、ATM交換モジュールの増設を考慮して、空間スイッチモジュール数Mは実際のATM交換モジュール数mより大きい。そして、各ATM交換モジュールのn本の出線がそれぞれ接続される空間スイッチ部63の入力端子IN1~INmはすべてM個

の各空間スイッチモジュール63a~63Mに接続されるように予め配線されている。

【0030】空間スイッチモジュールは63a~63mは制御部81の指示に従って、所定の入線（入力端子）を所定の出線（出力端子）に接続するようになってい
る。例えば、各ATM交換モジュール51a~51mの
n個の出線（第1インタフェース62a~62mのn個
の出線）をそれぞれn/m個づつm組に分ける。第1番
目の空間スイッチモジュール63aは、各ATM交換モ
ジュール51a~51mからのそれぞれ（n/m）個の
第1組の入線（総計n本）を第2のインタフェース64
aを介して下り方向のATM交換モジュール71aの入
線に接続する。第2番目の空間スイッチモジュール63
bは、同様に各ATM交換モジュール51a~51mか
らのそれぞれ（n/m）個の第2組の入線（総計n本）
を第2インタフェース部64bを介して下り方向のAT
M交換モジュール71bの入線に接続する。以下同様
に、第m番目の空間スイッチモジュール63mは、各A
TM交換モジュール51a~51mからのそれぞれ（n
/m）個の第m組の入線（総計n本）を第2インタフェ
ース部64mを介して下り方向のATM交換モジュール
71mの入線に接続する。

【0031】図8はm=2、n=8の場合における空間
スイッチのスイッチング説明図である。実際の信号ルー
トのみ示しているが、m=8まで増設できるように空間
スイッチ部63は配線されている。第1番目の空間スイ
ッチモジュール63aは、ATM交換モジュール51
a、51bの出線から入力される第1組のそれぞれn/
m個（=4個）のセル流を、ATM交換モジュール71
aに入力するように固定接続（点線参照）している。
又、第2番目の空間スイッチモジュール63bは、AT
M交換モジュール51a、51bから入力される第2組
のそれぞれn/m（=4）個のセル流を、ATM交換モ
ジュール71bに入力するように固定接続（点線参照）
している。従って、ATM交換モジュール51a、51
bの任意の入線からのATMセルは、該ATMセルに付
加するルーティング情報を適当に定めることにより所定の
空間スイッチモジュール63a、63bに入力すること
ができ、ついで、該空間スイッチモジュールに接続され
たATM交換モジュール71a、71bでスイッチング
して任意の出線から送出できる。

【0032】図9はm=4に増設した場合であり、実際
の信号ルートのみ示している。第1番目の空間スイッ
チモジュール63aは、ATM交換モジュール51a~5
1dから入力された第1組のそれぞれn/m（=2）個
のセル流を、下り方向のATM交換モジュール71aに
入力するように入線、出線を固定接続（点線参照）し
ている。又、第2番目の空間スイッチモジュール63b
は、ATM交換モジュール51a~51dから入力され
た第2組のそれぞれn/m（=2）個のセル流を、下り

方向のATM交換モジュール71bに入力するように入
線、出線を固定接続（点線参照）している。第3番目の
空間スイッチモジュール63cは、ATM交換モジュ
ール51a~51dから入力された第3組のそれぞれn/
m（=2）個のセル流を、下り方向のATM交換モジュ
ール71cに入力するように入線、出線を固定接続（点
線参照）している。第4番目の空間スイッチモジュール
63dは、ATM交換モジュール51a~51dから入
力された第4組のそれぞれn/m（=2）個のセル流
を、下り方向のATM交換モジュール71dに入力する
ように入線、出線を固定接続（点線参照）している。従
って、ATM交換モジュール51a~51dの任意の入
線からのATMセルは、該ATMセルに付加するルーチ
ング情報を適当に定めることにより所定の空間スイッ
チモジュール63a~63dに入力することができ、つい
で、該空間スイッチモジュールに接続されたATM交換
モジュール71a~71dでスイッチングして任意の出
線から送出できる。

【0033】(a-5) 交換機の動作

ATM交換モジュールが増設されることを考慮し、最大
M個のATM交換モジュールが接続可能なように、STM
交換モジュール61を構成する。すなわち、STM交
換モジュール61の空間スイッチ部63に空間スイッ
チモジュールをM個設ける。そして、M個のATM交換モ
ジュールからのn本の出線（総計Mn本）が接続される
空間スイッチ部63のMn個の入力端子を、各空間スイ
ッチモジュール63a~63Mに予め配線しておく。
又、M個の各空間スイッチモジュールから出力されるそ
れぞれn個の出線を空間スイッチ部63の出力端子に予
め配線しておく。

【0034】かかる状況において、実際のm（≦M）個
の上り方向ATM交換モジュール51a~51mのn本
の出線を第1インタフェース62a~62mを介して空
間スイッチ部63の入力端子に接続する。又、m（≦
M）個の下り方向ATM交換モジュール71a~71m
のn本の入線を第2インタフェース62a~62mを介
して空間スイッチ部63の出力端子に接続する。そし
て、制御部81により、空間スイッチ部63の所定の入
力端子が所定の出力端子に接続されるように接続制御す
る。これにより、第1番目の空間スイッチモジュール6
3aは、各ATM交換モジュール51a~51mからの
それぞれ（n/m）個の第1組の入線（総計n本）を第
2のインタフェース64aを介して下り方向のATM交
換モジュール71aの入線に接続する。又、第2番目の
空間スイッチモジュール63bは、同様に各ATM交換
モジュールのそれぞれ（n/m）個の第2組の入線（総
計n本）を第2インタフェース部64bを介して下り方
向のATM交換モジュール71bの入線に接続する。以
下同様に、第m番目の空間スイッチモジュール63m
は、各ATM交換モジュールからのそれぞれ（n/m）

個の第 m 組の入線（総計 n 本）を第2インタフェース部64mを介して下り方向のATM交換モジュール71mの入線に接続する。

【0035】以上により、上り、下り方向にATM交換モジュールが m 個設けられた時の多段接続構成のATM交換機が構成される。B-ISDNのUNI/NNIからのセルは所定の上り方向のATM交換モジュール51a～51mに收容され、VCI/VPI単位で交換される。局内の呼の場合には、着加入者が收容される下り方向のATM交換モジュール71a～71mに、STM交換網61を介してセルが転送される。他局の場合には、STM交換モジュール61経由で、宛先のNNIのインタフェースを收容する下り方向のATM交換モジュール71a～71mにセルが転送される。

【0036】ATM交換モジュールを増設する場合には、増設する上り方向のATM交換モジュールの n 本の出線を第1インタフェースを介して空間スイッチ部の n 個の入力端子に接続し、また、増設する下り方向のATM交換モジュールの n 本の出線を第2インタフェースを介して空間スイッチ部の n 個の出力端子に接続する。増設により、上り方向及び下り方向のATM交換モジュールの数が m' になれば、制御部81により空間スイッチ部63の入力端子と出力端子の接続関係を変更する。すなわち、第1番目の空間スイッチモジュール63aは、各ATM交換モジュール51a～51m'からのそれぞれ（ n/m' ）本の第1組の入線（総計 n 本）を第2のインタフェース64aを介して下り方向のATM交換モジュール71aの入線に接続する。又、第2番目の空間スイッチモジュール63bは、同様に各ATM交換モジュールのそれぞれ（ n/m' ）本の第2組の入線（総計 n 本）を第2インタフェース部64bを介して下り方向のATM交換モジュール71bの入線に接続する。以下同様に、第 m' 番目の空間スイッチモジュール63m'は、各ATM交換モジュールからのそれぞれ（ n/m' ）本の第 m' 組の入線（総計 n 本）を第2インタフェース部64m'を介して下り方向のATM交換モジュール71m'の入線に接続する。

【0037】以上により、上り、下り方向にATM交換モジュールが m' 個設けられた時の多段接続構成のATM交換機が構成される。以上より、第1実施例によれば、ATM交換モジュールの数に応じて制御部81で入線と出線の接続関係をソフト的に半固定に設定するだけで良いため、ATM交換モジュールを増設しても配線替えを行う必要はなく、容易に増設することができる。又、ATM交換機を多段接続構成にし、かつ、中間段のATM交換モジュールを高速のSTM交換モジュールで置き換えているため、ATM交換機の全体のサイズを小さくでき、しかも、バースト性をランダムに処理してATM交換機の資源の利用効率を高めることができる。

【0038】(b) 本発明の第2の実施例

第1実施例においては、上り、下り方向のATM交換モジュール間の接続にSTM交換モジュール61を用いている。このため、ATM交換モジュールの替わりに、あるいは新たに、STMの交換システム（例えば通常の電話交換機）を該STM交換モジュールの前段、後段に設け、STM網のデータをSONETのフレームに多重してSTM交換モジュール61に入出力することが加納となる。このようにすれば、ATM、STMを統合したシステムを容易に構築することができる。

【0039】図10は本発明の第2実施例の全体構成図であり、図2の第1実施例と同一部分には同一符号を付している。51a～51mは第1段目（上り方向）の m 個のATM交換モジュール、61は第2段目（中間）のSTM交換モジュールであり、多数の空間スイッチを内蔵している。71a～71mは第3段目（下り方向）の m 個のATM交換モジュールである。90a、90bはSTM交換機、91はセル化モジュール、92はデセル化モジュールである。セル化モジュール91は、STM網から入力された信号をセル化するセル化部91aと、セル流をSONET STC-12のフォーマットを有するフレームに変換するインタフェース（フォーミング部）を有している。デセル化部92は、SONET STC-12のフレームをセル流に変換するインタフェース部（デフォーミング部）92aと、セル流をデセル化するSTM網に送り出すデセル化部92bを有している。

【0040】セル化モジュール91はSTM網よりSTM交換モジュール61を介して入力された信号をセル化すると共に、SONET STC-12のフォーマットを有するフレームに変換する。ついで、セル化モジュールは該フレームを中間のSTM交換モジュール61に入力する。STM交換モジュール61は入力されたフレームを出力側の所定のATM交換モジュール71a～71mに入力し、該ATM交換モジュール71a～71mを介してATM網に送り出す。又、デセル化モジュール92は所定のATM交換モジュール51a～51mよりSTM交換モジュール61を介して入力されたSONET STC-12フォーマットのフレームをセル流にデフォーミングした後、デセル化してSTM網に送り出す。以上のようにすれば、STM網からATM網に乗り入れて、あるいは逆にATM網よりSTM網に乗り入れてそれぞれの端末間で簡単に通信することができる。すなわち、ATM交換機の大規模化が行え、しかも、ATM網とSTM網を統合して処理できる交換システムを構築することができる。以上、本発明を実施例により説明したが、本発明は請求の範囲に記載した本発明の主旨に従い種々の変形が可能であり、本発明はこれらを排除するものではない。

【0041】

【発明の効果】以上本発明によれば、ATM交換モジュールの数に応じて制御部でSTM交換モジュールの入線と出線の接続関係を設定するだけで良いため、ATM交

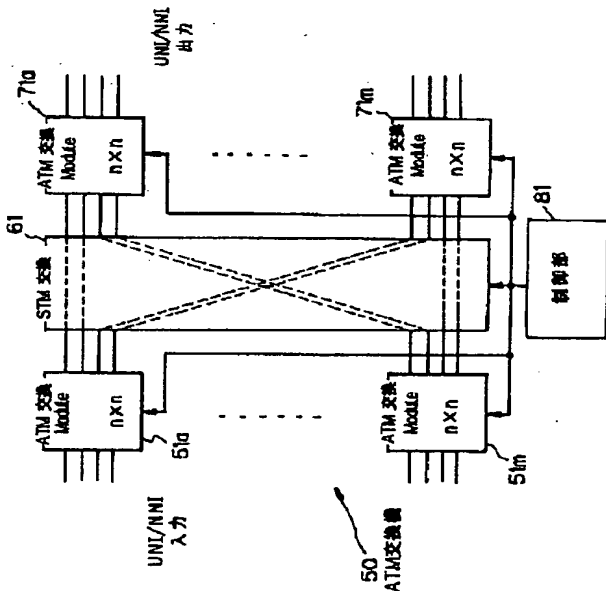
換モジュールを増設しても配線替えを行う必要はなく、容易に増設することができる。又、本発明によれば、交換モジュールを多段に接続してATM交換機を構成し、かつ、中間段のATM交換モジュールを高速のSTM交換モジュールで置き換えているため、ATM交換機の全体のサイズを小さくでき、しかも、バースト性をランダムに処理してATM交換機の資源の利用効率を高めることができる。更に、本発明によれば、中間段のSTM交換モジュールにセル化モジュールとデセル化モジュールを接続したから、STM網からの信号をセル化してATM網に送り出すことができ、又、STM交換モジュールを介して入力されたATM網からのセル流をデセル化してSTM網に送出することができる。すなわち、STM網からATM網に乗り入れて、あるいは逆にATM網よりSTM網に乗り入れてそれぞれの端末間で簡単に通信することができ、ATM網とSTM網を統合して処理できる交換システムを構築することができる。

【図面の簡単な説明】

- 【図1】 本発明の原理説明図である。
- 【図2】 本発明の第1の実施例の全体構成図である。
- 【図3】 ATM交換モジュールの構成図である。
- 【図4】 ラインインタフェースLIの構成図である。
- 【図5】 SONET STS-3のフレームフォーマットの説明図である。
- 【図6】 SONET STS-12のフレームフォーマットの説明図である。

【図2】

第1の実施例の全体構成



- 【図7】 STM交換モジュールの構成図である。
- 【図8】 空間スイッチのスイッチング説明図 ($m=2$, $n=8$) である。
- 【図9】 空間スイッチのスイッチング説明図 ($m=4$, $n=8$) である。
- 【図10】 本発明の第2実施例の全体構成図である。
- 【図11】 ATMセルの構成図である。
- 【図12】 ATM網の概略説明図である。
- 【図13】 マルチ経路多段バッファ型ATM交換機の構成図である。

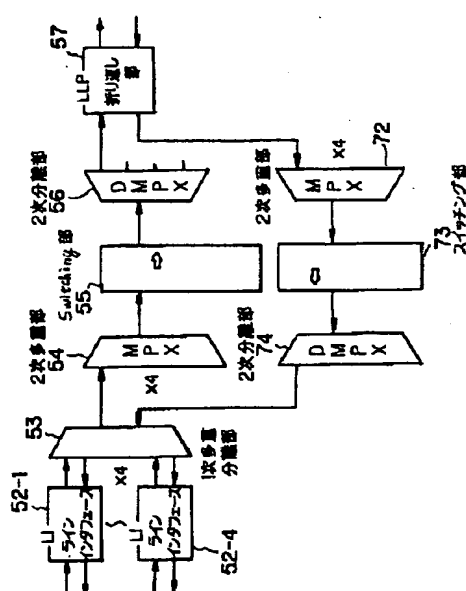
- 【図14】 ATMセルに付加されるルーチングヘッダ説明図である。
- 【図15】 自己ルーチングスイッチモジュールの構成図である。
- 【図16】 自己ルーチングスイッチモジュールの概略表現図である。
- 【図17】 従来の多段接続構成のATM交換機の構成図である。

【符号の説明】

- 50・・・ATM交換機
- 51a～51m; 71a～71m・・・ATM交換モジュール
- 61・・・STM交換モジュール
- 81・・・制御部
- 91・・・セル化モジュール
- 92・・・デセル化モジュール

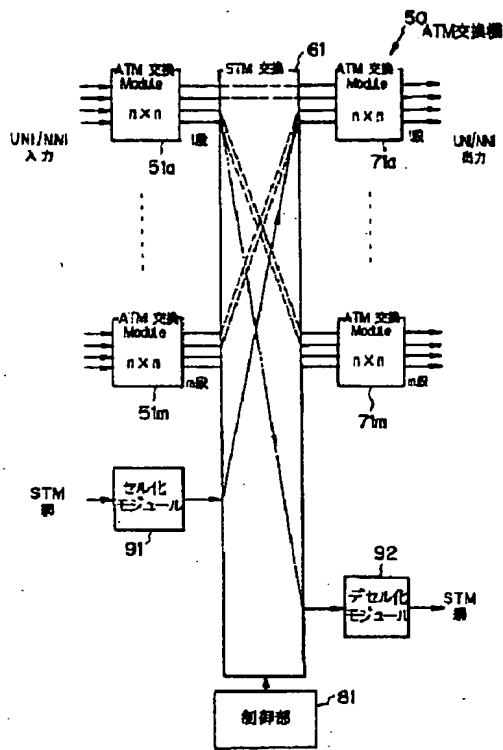
【図3】

ATM交換モジュールの構成



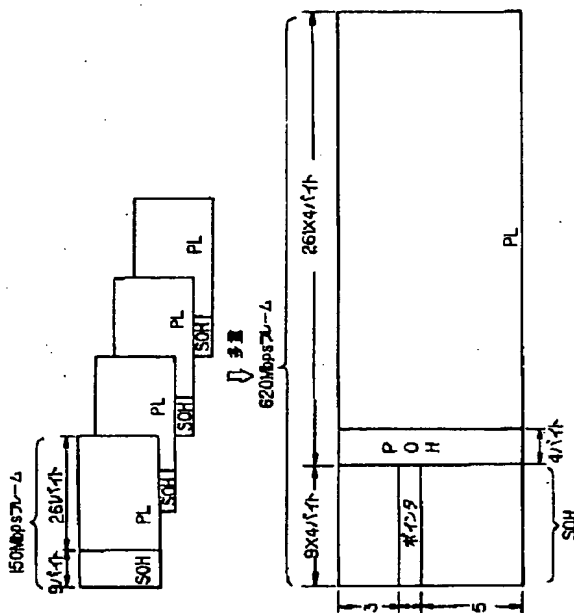
【図1】

本発明の原理説明図



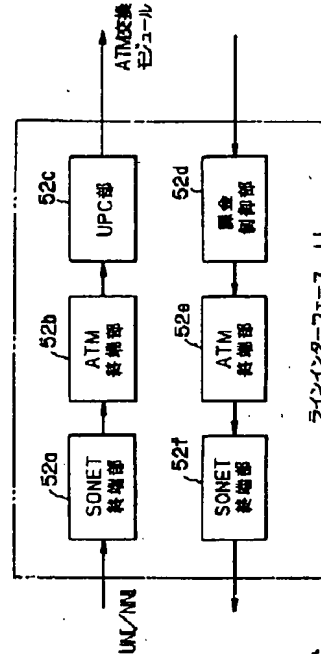
【図6】

SONET STS-12のフレームフォーマット説明図



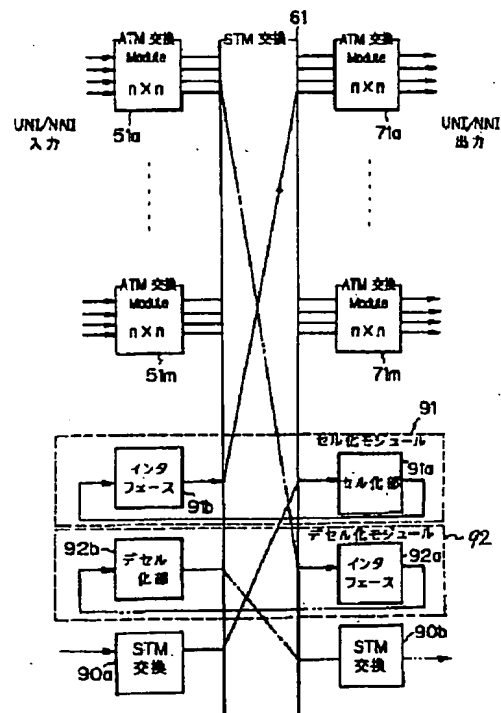
【図4】

ラインインターフェースの構成



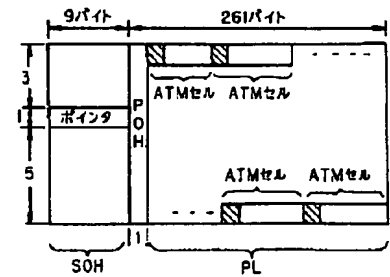
【図10】

本発明の第2実施例の全体構成



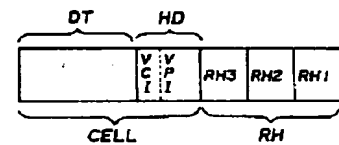
【図5】

SONET STS-3フレームフォーマット説明図



【図14】

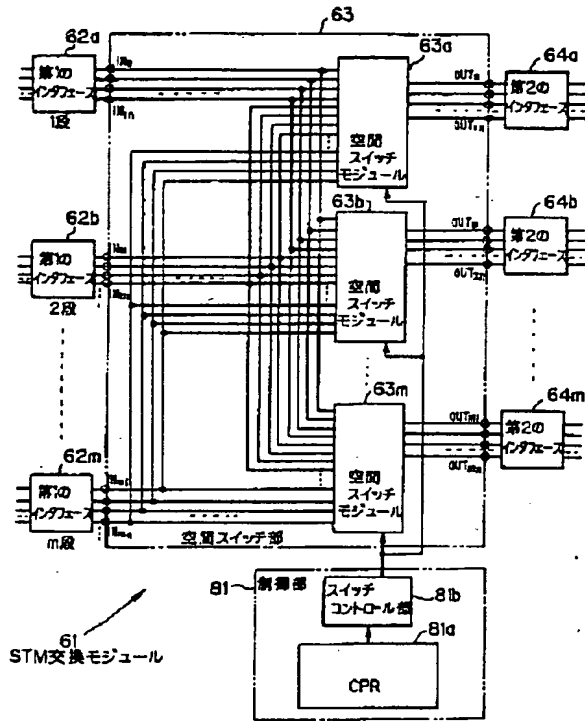
ATMセルに付加されるルーティングヘッダ説明図



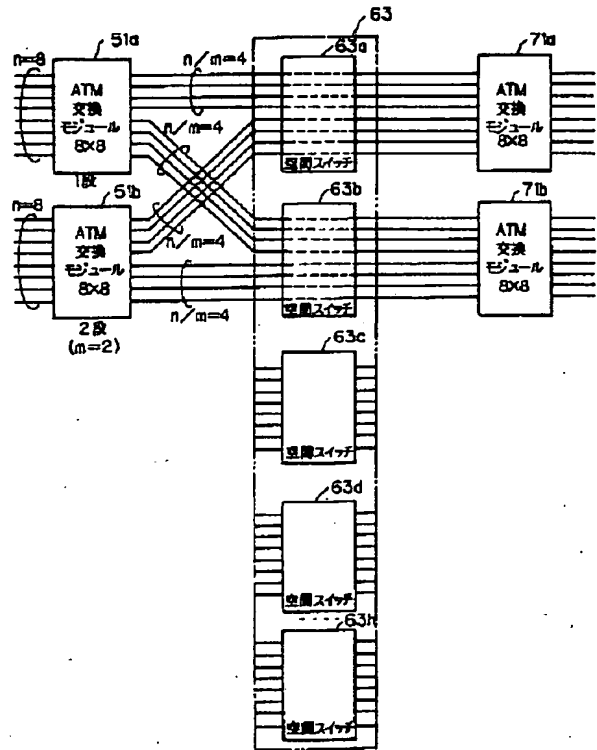
BEST AVAILABLE COPY

【図7】

STM交換モジュールの構成

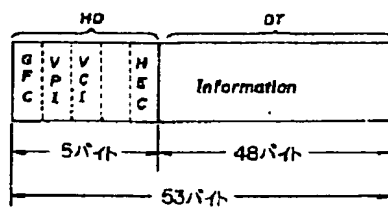


【図8】

空間スイッチのスイッチング説明図($m=2, n=8$)

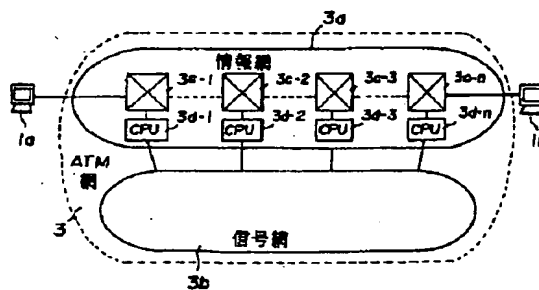
【図11】

ATMセルの構成図



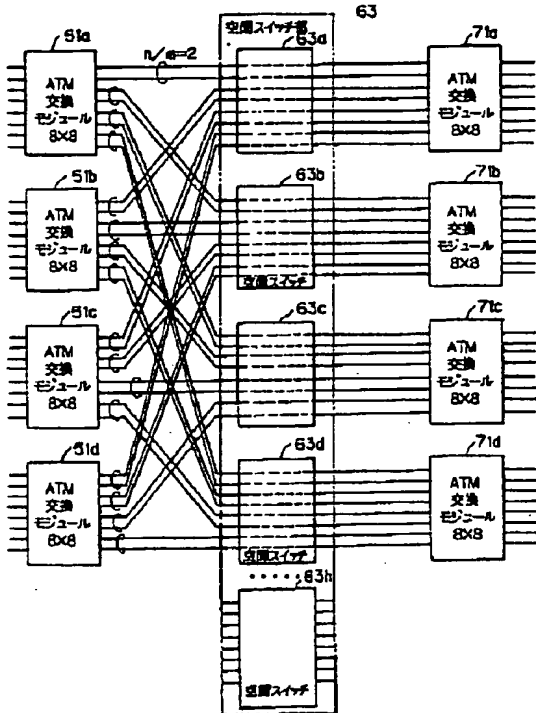
【図12】

ATM網の概略説明図



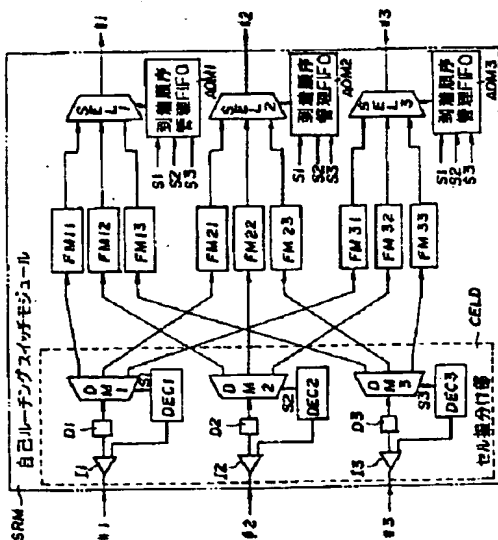
BEST AVAILABLE COPY

【図9】

空間スイッチのスイッチング原理図($m=4, n=8$)

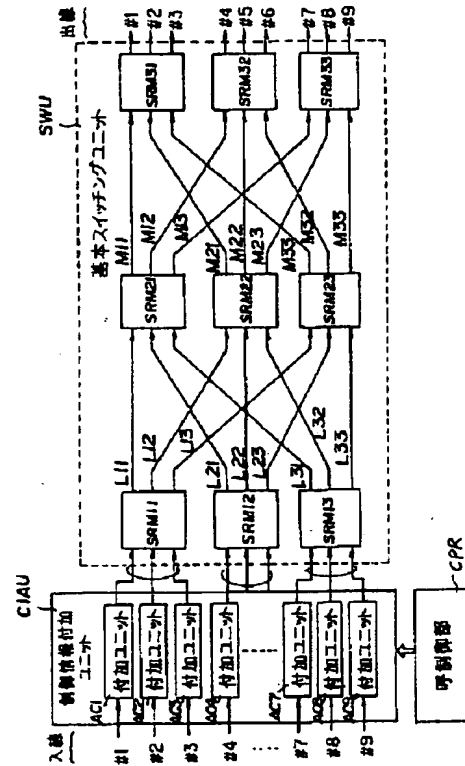
【図15】

自己ルーチンスイッチモジュールの構成図



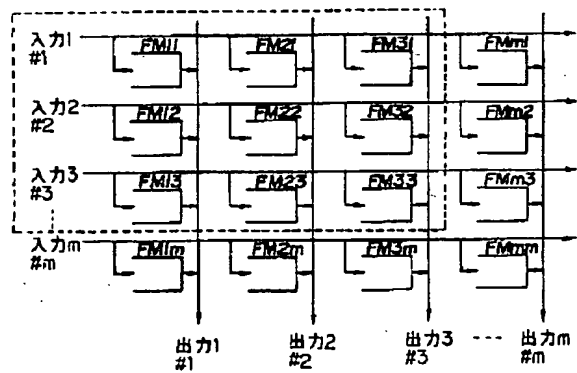
【図13】

マルチ経路多段バタフライ型ATM交換機の構成図



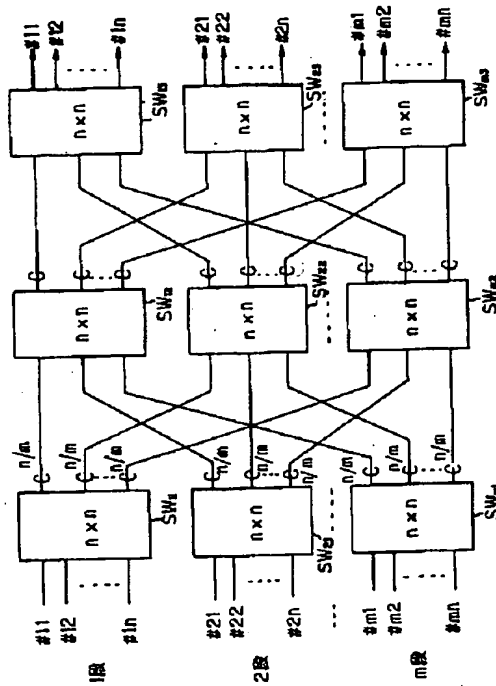
【図16】

自己ルーチンスイッチモジュールの簡略表現図



【図17】

従来の多段接続構成のATM交換機の構成図



フロントページの続き

(51) Int. Cl.⁵
H04Q 11/04

識別記号 庁内整理番号

F I

技術表示箇所

(72) 発明者 村山 雅美
神奈川県川崎市中原区上小田中1015番地
富士通株式会社内(72) 発明者 福田 直樹
福岡県福岡市博多区博多駅前一丁目4番4
号 富士通九州通信システム株式会社内

BEST AVAILABLE COPY